

**Analisi e studio di fattibilità di un sistema a
sintesi digitale diretta, per il controllo del
modulatore piezoelettrico del sensore di
fronte d'onda per le ottiche adattive di E.R.I.S**

Valdemaro Biliotti

03/04/2014

Sommario

Questo rapporto descrive gli aspetti teorici e pratici coinvolti nella realizzazione dell'elettronica di controllo per il modulatore del segnale, che è parte integrante del sensore di fronte d'onda per le ottiche adattive di ERIS.

La modulazione del segnale ottico è ottenuta facendo descrivere al fascio ottico una traiettoria circolare intorno al vertice di un prisma a piramide. L'intervallo di tempo richiesto per descrivere il cerchio completo deve coincidere con il tempo necessario per acquisire l'immagine prodotta dal prisma a piramide su un sensore CCD. Dal punto di vista ottico, la modulazione viene ottenuta per mezzo di uno specchio montato su un attuatore piezoelettrico a 2 assi, controllati in posizione da un servosistema dedicato, che riceve al suo ingresso due segnali di tipo sinusoidale sfasati fra loro di 90° . La frequenza di acquisizione delle immagini e, di conseguenza, la rapidità dell'attuatore piezoelettrico hanno un effetto molto importante sulla ricostruzione del fronte d'onda della luce in ingresso al telescopio: più alta è la frequenza, migliore sarà la fedeltà e accuratezza del risultato finale. Per ERIS l'obiettivo è arrivare a frequenze di lettura dell'immagine pari a 1500Hz, ossia un tempo di lettura pari a 0,666 millesimi di secondo.

Di seguito verranno affrontati gli aspetti teorici delle tecniche per la generazione di segnali DDS (Direct Digital Synthesis), successivamente saranno analizzati gli aspetti pratici della realizzazione, suggerendo possibili implementazioni.

Teoria della sintesi digitale diretta dei segnali DDS

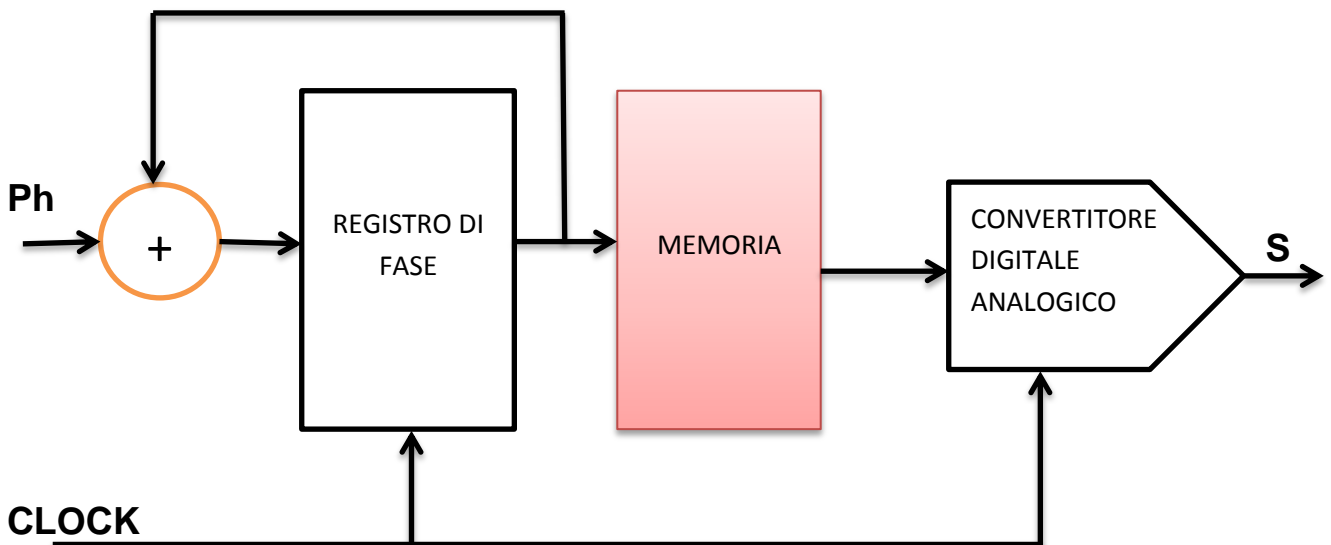


Fig.1: Schema di principio DDS

Gli elementi chiave di un sistema per la sintesi digitale diretta del segnale sono: un sommatore, che somma il segnale incremento con il dato accumulato, il registro accumulatore di fase, una memoria di Look-Up-Table e un convertitore analogico digitale. Per ogni colpo di $CLOCK$ il segnale incremento (Ph) viene sommato al valore accumulato e nuovamente memorizzato nel registro di fase. Quando il registro di fase ha raggiunto il valore massimo consentito dalla sua dinamica, ricomincia da zero; dunque il segnale (numerico) presente all'uscita del registro di fase è periodico e la sua frequenza dipende dalla frequenza del segnale $CLOCK$ e dal valore dell'incremento Ph , secondo la relazione seguente:

$F = F_{CLOCK} * Ph/2^N$ dove N è il numero dei bit del registro di fase e dell'accumulatore.

La memoria traduce la fase del segnale in ampiezza, alla sua uscita troviamo la codifica digitale del segnale, in generale la quantità dei bit utilizzati è inferiore a quelli coinvolti intorno al registro di fase e all'accumulatore. In teoria la memoria potrebbe essere di sola lettura, quindi i dati codificati sarebbero non modificabili, oppure (e questo è il caso che si adatta bene per il modulatore) potrebbe essere una memoria di lettura e scrittura, così potrebbe generare qualsiasi forma d'onda arbitrariamente

programmata. Questa caratteristica sarà molto utile, quando affronteremo gli aspetti legati all'implementazione pratica, perché offre grande flessibilità al sistema e soprattutto offre la possibilità di correggere, a priori, eventuali limiti del sistema attuatore.

L'ultimo elemento del sistema DDS è il convertitore, che traduce il dato numerico in un segnale analogico, è l'unica parte del sistema che per sua natura non può essere implementata all'interno di un componente programmabile. Le altre parti sommatore, registro e memoria, per essere implementate richiedono poche risorse rispetto a quelle oggi offerte dai componenti programmabili. In alternativa, esistono in commercio componenti che realizzano la funzione DDS, includendo al loro interno tutte le parti fin qui descritte, si tratta però di dispositivi progettati per il mercato delle telecomunicazioni (ricetrasmittitori radio digitali), che generalmente non hanno la possibilità di programmare una forma d'onda arbitraria.

Come tutti i sistemi a dati campionati, anche per il DDS vale il limite imposto dal teorema di Nyquist, il quale afferma che la frequenza di campionamento deve essere superiore al doppio della frequenza del segnale campionato, in altre parole sono necessari almeno due campioni per ogni periodo del segnale. Questo è il limite teorico sotto al quale è matematicamente impossibile ricostruire un segnale campionato, per il fenomeno di Aliasing. Da qui in avanti assumeremo che il criterio di Nyquist sia sempre rispettato e ci focalizzeremo sugli aspetti tecnici da cui dipende la precisione del segnale generato.

Distorsione e segnali spuri

In generale la precisione e la fedeltà con cui un segnale viene riprodotto dipende dalla presenza di segnali spuri, che per vari motivi si sommano nei circuiti di conversione causando distorsione. Per definizione, la distorsione elettronica è data dal rapporto tra l'ampiezza massima (consentita dalla dinamica dei circuiti) di una sinusoide, con la somma delle ampiezze di tutti i segnali spuri generati, maggiore è questo rapporto e migliore è la fedeltà del segnale generato. In generale, se le componenti distorsive sono contenute entro poche parti su 1000, il segnale viene considerato di buona qualità. Tra i segnali spuri alcuni sono strettamente collegati alle caratteristiche dei componenti, altri invece dipendono da come tali componenti vengono fatti lavorare, questi ultimi possono essere minimizzati facendo scelte di progetto mirate.

1) Non linearità del convertitore

È una conseguenza del fatto che non esiste un convertitore perfetto. Ci sarà sempre una (piccola, magari piccolissima) differenza tra il livello di uscita e il codice numerico all'ingresso di un componente reale. I produttori di questi convertitori esprimono questo tipo di errore come DNL (non linearità differenziale) e INL (non linearità integrale). Il risultato netto di DNL e INL è che il rapporto tra il codice numerico in ingresso e la sua uscita effettiva non è perfettamente lineare, fenomeno noto come distorsione armonica. Il risultato di un convertitore digitale analogico reale è un segnale in uscita il cui spettro ha la sinusoide alla frequenza fondamentale, più altre sinusoidi a frequenze multiple della fondamentale. L'ampiezza delle armoniche dipende strettamente dalla linearità del componente, cioè dalle sue caratteristiche, in generale comunque vale il principio che più bit ha un convertitore e minore è la sua non linearità percentuale. In ogni caso, la posizione nello spettro delle armoniche è facilmente prevedibile, poiché sono multipli esatti della frequenza fondamentale.

2) Transienti di commutazione

La asimmetria tra la commutazione positiva rispetto alla commutazione negativa, ovvero la differenza tra i tempi di assestamento dei fronti di salita rispetto a quelli di discesa genera distorsione armonica. Come per la non linearità, l'ampiezza delle armoniche dipende dalle caratteristiche del convertitore usato, mentre la frequenza è in esatta relazione con la frequenza della fondamentale. Un caso a parte, che se presente si aggiunge a quelli di cui sopra, si verifica quando il transitorio della commutazione presenta dei rimbalzi (spesso definiti "ringing") alla frequenza di risonanza dei circuiti di accoppiamento, in questo caso non c'è relazione con la frequenza della sinusoide fondamentale, in quanto si tratta di un segnale a se stante. Una progettazione accurata del circuito stampato può prevenire l'insorgere di tale fenomeno.

3) Feedthrough del clock

Come in tutti i circuiti a segnali misti (analogici e digitali), anche per il convertitore una frazione più o meno grande del segnale di clock si accoppia, in modo induttivo o capacitivo, con il segnale analogico. Una piccola parte (di solito indicata dal costruttore) si accoppia internamente alle giunzioni di silicio, e non si può evitare, ma vi è una parte che dipende dal progetto, in special modo dalla disposizione dei componenti, dalla disposizione delle masse dei segnali ed altri accorgimenti. La frequenza di questo segnale coincide con la frequenza del clock di campionamento, la sua ampiezza minima, quella legata al processo di costruzione, è (di solito) deducibile dai dati forniti dal costruttore.

4) Distorsione di quantizzazione

.Nella conversione digitale analogica la distorsione è la potenza del segnale residuo dovuto all'errore di quantizzazione: più alta è la dinamica del convertitore, più bassa è la distorsione. Il rapporto tra la massima ampiezza del segnale generato da un convertitore e la distorsione dovuta all'errore di campionamento (**D**) è dalla seguente formula:

$$D = 1,76 + 6,02B \text{ (dB)} \quad \text{dove B è il numero dei bit del convertitore.}$$

L'errore di quantizzazione può essere ridotto con la tecnica di "oversampling": un segnale ricostruito con molti campioni per periodo, è molto più simile all'originale rispetto a quello ricostruito con pochi campioni per periodo. L'incremento I del rapporto segnale distorsione da quantizzazione è dato dalla seguente relazione:

$$I = 10 \log (F_{ovr} / F_s) \text{ (dB)}$$

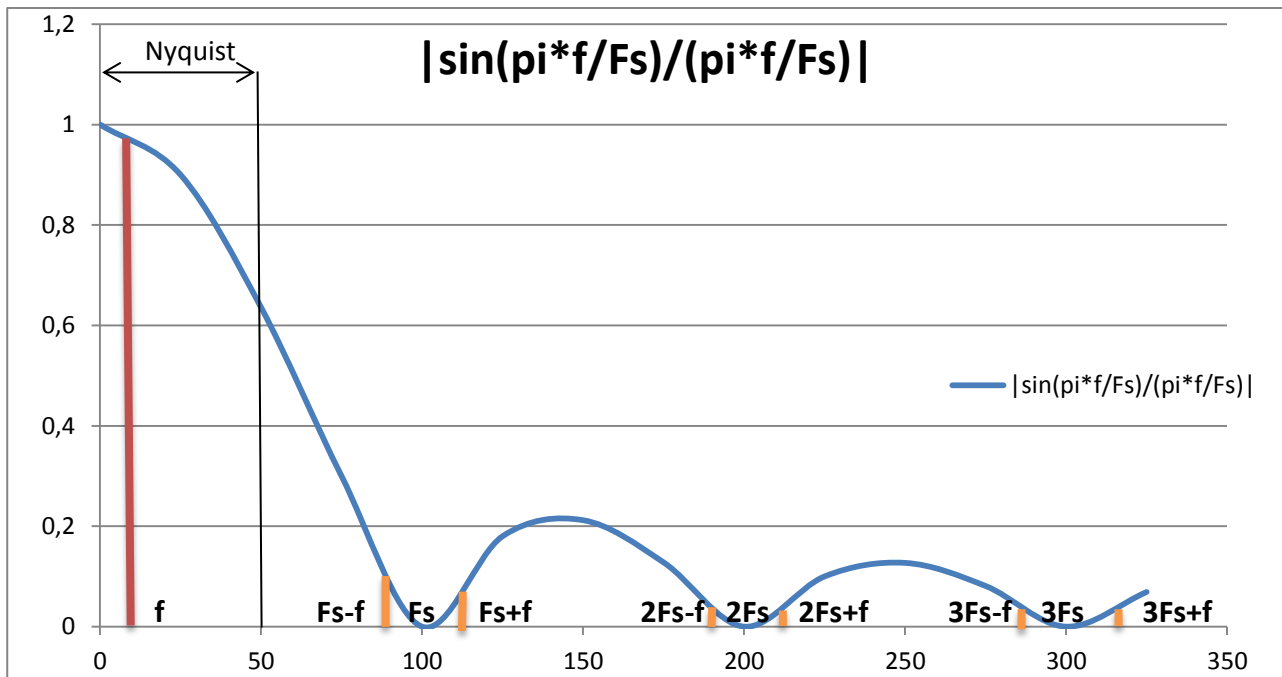
Combinando le due equazioni otteniamo che il rapporto (D) tra la massima ampiezza del segnale generato e la distorsione da quantizzazione è dato dalla seguente:

$$D = 1,76 + 6,02B + 10\log(F_{ovr} / F_s) \text{ (dB)}.$$

Da notare che la distorsione da quantizzazione, pur condividendo il nome, non ha nessuna analogia con il concetto di distorsione usato per caratterizzare gli amplificatori. Nel mondo analogico la distorsione è un fenomeno dovuto alla non perfetta linearità del sistema in esame, che cresce all'aumentare del segnale in uscita, nel caso dei convertitori la distorsione da quantizzazione è costante. Inoltre, la distorsione da quantizzazione produce una distribuzione uniforme, da zero alla frequenza di campionamento, di armoniche spurie, non c'è una relazione con la frequenza del segnale. La conseguenza importante è che il rapporto con il segnale dipende sostanzialmente dall'ampiezza di quest'ultimo, per il fatto che l'ampiezza delle spurie è costante.

5) Distorsione dovuta alla tecnica di ricostruzione

Il segnale ottenuto dalla conversione di dati numerici dipende anche dalla tecnica usata per la ricostruzione, nella quasi totalità dei casi i convertitori mantengono il segnale tra un passo di conversione ed il successivo, questo comportamento è chiamato in gergo "Zeroth-order hold", il cui spettro in frequenza segue la curva $\sin(x)/x$, che a sua volta ha un effetto involuppo sullo spettro del segnale generato. La figura seguente mostra lo spettro di una sinusoide alla frequenza f ricostruita alla frequenza di campionamento F_s .



Lo spettro si estende all'infinito con l'involuppo e le ampiezze che decrescono fino a tendere a zero, la figura mostra la parte più significativa, ossia quella con il segnale sinusoidale ricostruito, indicato con la linea rossa alla frequenza f , e le sue "immagini" collegate con la frequenza di campionamento e suoi multipli.

Prendendo come 100 la frequenza di campionamento F_s , la frequenza limite per poter ricostruire una sinusoide è determinata dalla banda di Nyquist, che nel grafico parte da zero e si estende fino a 50. L'involuppo di tipo $\sin(x)/x$ comporta che l'ampiezza della sinusoide effettivamente ricostruita sia in realtà minore rispetto all'ampiezza della sinusoide in forma numerica, ciò può essere facilmente corretto prima della conversione moltiplicando per l'inverso dell'involuppo stesso. Ma ciò che veramente può avere un forte impatto negativo dal punto di vista della distorsione, è la presenza delle armoniche "immagine" della fondamentale: sono a tutti gli effetti dei segnali che insorgono a prescindere dalla risoluzione e dalla linearità del convertitore, esistono infatti perché il processo di conversione si basa sul meccanismo Zeroth-order-hold. Esse si sommano alle altre componenti spurie fin qui descritte, incidendo in modo anche preponderante sulla distorsione del segnale. Fortunatamente, la loro ampiezza può essere contenuta entro limiti accettabili se la frequenza di campionamento è molto più grande della frequenza del segnale, è questo il caso in cui i segnali distorsivi dipendono esclusivamente da come viene fatto lavorare il convertitore.

Più in dettaglio, il rapporto **R** tra l'ampiezza della sinusoide (fondamentale) alla frequenza **f** e l'ampiezza della sua armonica alla frequenza **F_s+f** è dato dalla seguente relazione:

$$R = 1 + F_s/f$$

Se (come auspicabile, per riprodurre fedelmente il segnale) il rapporto tra la frequenza di campionamento e la frequenza del segnale è superiore a 10, l'ampiezza della armonica immagine alla frequenza **F_s-f** è quasi uguale all'ampiezza dell'armonica alla frequenza **F_s+f**.

Le due prime due armoniche hanno ampiezza pari alla fondamentale attenuata di un fattore pari a **[f / (f + F_s)]**

In modo analogo, il rapporto **R₂** tra l'ampiezza della sinusoide (fondamentale) alla frequenza **f** e l'ampiezza con la seconda armonica alla frequenza **2F_s+f** è dato dalla seguente relazione:

$$R_2 = 1 + 2F_s/f$$

Queste relazioni dimostrano chiaramente che, a prescindere dalla risoluzione del convertitore, il rapporto tra la frequenza di campionamento e la frequenza del segnale ricostruito, ha un effetto diretto sul rapporto segnale distorsione: praticamente lo incrementa in modo quasi lineare.

Anche il filtro passa passo trae beneficio dal rapporto **F_s/f**, nel senso che più alto è il rapporto, più efficace sarà la rimozione delle armoniche. Ad esempio, se la frequenza di campionamento è almeno 2 ordini di grandezza superiore alla massima frequenza compresa nella banda dei segnali, un filtro a 2 poli riduce di circa due ordini di grandezza sia le armoniche che tutti i segnali spuri dovuti ai transienti di commutazione e all'accoppiamento del clock.

Tecnica DDS applicata al modulatore

La sintesi digitale diretta è una tecnica largamente usata nel settore delle telecomunicazioni (modulazioni FSK e PSK, per esempio), esistono sul mercato componenti dedicati, che tipicamente sono progettati per generare segnali in alta frequenza.

Per modulare il segnale del sensore di fronte d'onda di ERIS è richiesta la capacità di generare una coppia di segnali sinusoidali a pochi KHz, sfasati tra loro di 90° . Per questa applicazione non serve andare ad alte frequenze, è necessaria la purezza del segnale, perché da essa dipendono le prestazioni del sensore di fronte d'onda.

Un'altra caratteristica importante è la capacità di sincronizzare i segnali generati con un riferimento esterno, per esempio il sincronismo di immagine fornito dalla camera di acquisizione. La sincronizzazione dovrebbe essere perfetta, cioè esente da jitter, perché questa fluttuazione può degradare le prestazioni del sensore di fronte d'onda. Sfruttando il fatto che i dati in uscita dal sensore di immagini vengono sincronizzati con un Clock, e confidando che questo segnale sia ottenuto, come il Sincronismo di Frame, dallo stesso oscillatore interno, possiamo agganciare il clock del generatore DDS con il Clock dei segnali. Potrebbe tornare utile implementare un circuito ad aggancio di fase tipo PLL, ma in linea di principio potrebbe essere lo stesso Clock della camera a controllare il circuito DDS.

La coppia di segnali, che in teoria sono sfasati tra lo di 90° , segue due percorsi analoghi ma non identici: saranno (entro i limiti delle tolleranze dei componenti) diversi i filtri passa basso, così come saranno lievemente diversi i ritardi nei sistemi per il controllo della posizione degli attuatori piezoelettrici. Dunque bisogna prevedere un meccanismo di calibrazione e compensazione, capace di garantire che la posizione degli attuatori sia stabilmente sfasata di 90° nelle due direzioni; tale sfasamento dovrebbe essere garantito sempre e comunque, indipendentemente dalle variazioni di temperatura, sostituzione di componenti, degrado delle caratteristiche per umidità o invecchiamento. Questa compensazione può essere ottenuta semplicemente aggiungendo un registro in cui scrivere uno sfasamento allo schema di principio del generatore a sintesi digitale diretta.

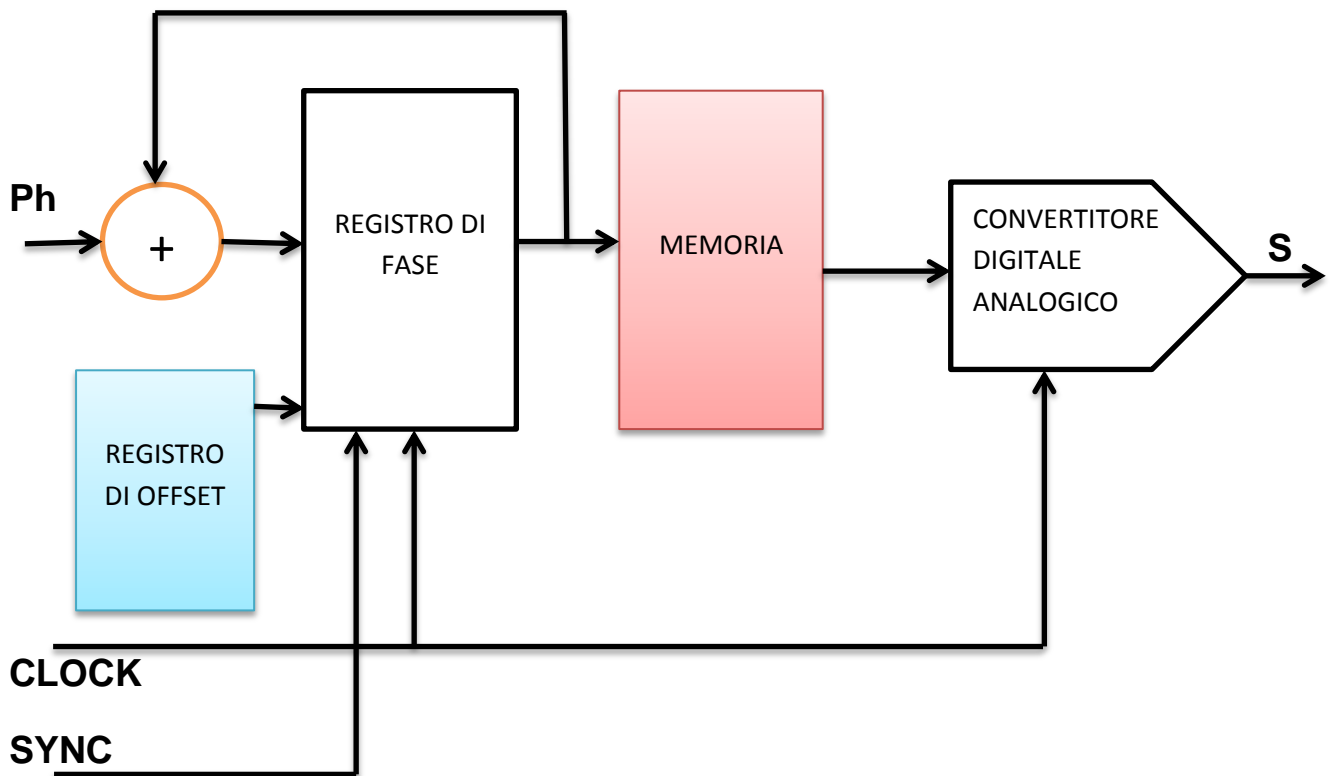


Fig.2: Schema DDS con regolazione di sfasamento e ingresso per la sincronizzazione.

Il registro di fase non viene inizializzato a zero dal segnale di sincronismo, viene invece caricato con il valore numerico presente nel registro di offset. In pratica il segnale SYNC non agisce come reset del registro ma come comando load.

Lo schema del modulatore

Il modulatore per il sensore di fronte d'onda prevede di far ruotare l'immagine di una sorgente celeste lungo una traiettoria circolare intorno al vertice di una piramide. Dal punto di vista ottico il sistema si avvale di uno specchio montato su una coppia di attuatori piezoelettrici disposti in modo perpendicolare, tali specchi vengono controllati in posizione da due sinusoidi sfasate tra loro di 90° . I sistemi di posizionamento di precisione reperibili in commercio riescono a controllare la posizione fino a frequenze dell'ordine del centinaio di Hertz, i driver e i controller riescono a far muovere gli attuatori anche a frequenze superiori, ma lo fanno senza un feedback apprezzabile, con un guadagno di anello inferiore all'unità, di conseguenza la precisione nel controllo della posizione non è garantita quando il segnale supera i 500 Hertz.

In questo sede non affronteremo la questione di come rendere più veloce il controllo di posizione, e quindi capace di controllare il movimento anche a 1500 Hertz, ci concentreremo invece su quali sono le funzioni da implementare nel generatore di DDS per correggere eventuali imprecisioni, nel caso che debba lavorare con controller commerciali.

L'esperienza e i test di laboratorio sui sistemi di posizionamento di precisione dimostrano che l'isteresi dell'attuatore piezoelettrico può causare un comportamento non lineare. Fino a quando le velocità richieste, o meglio le frequenze del segnale sono entro un certo limite, l'errore che ne potrebbe derivare viene corretto dal controller medesimo. Oltre quel limite di frequenza, il controller non è più in grado di correggere eventuali distorsioni.

Per far fronte a questa eventualità, proponiamo un sistema a sintesi digitale diretta con la capacità di acquisire il segnale generato dal sensore di posizione, cioè lo stesso che costituisce il feedback per il controllo di precisione, memorizzare e scambiare i dati acquisiti con una interfaccia (per esempio standard RS232 o RS485) verso l'esterno.

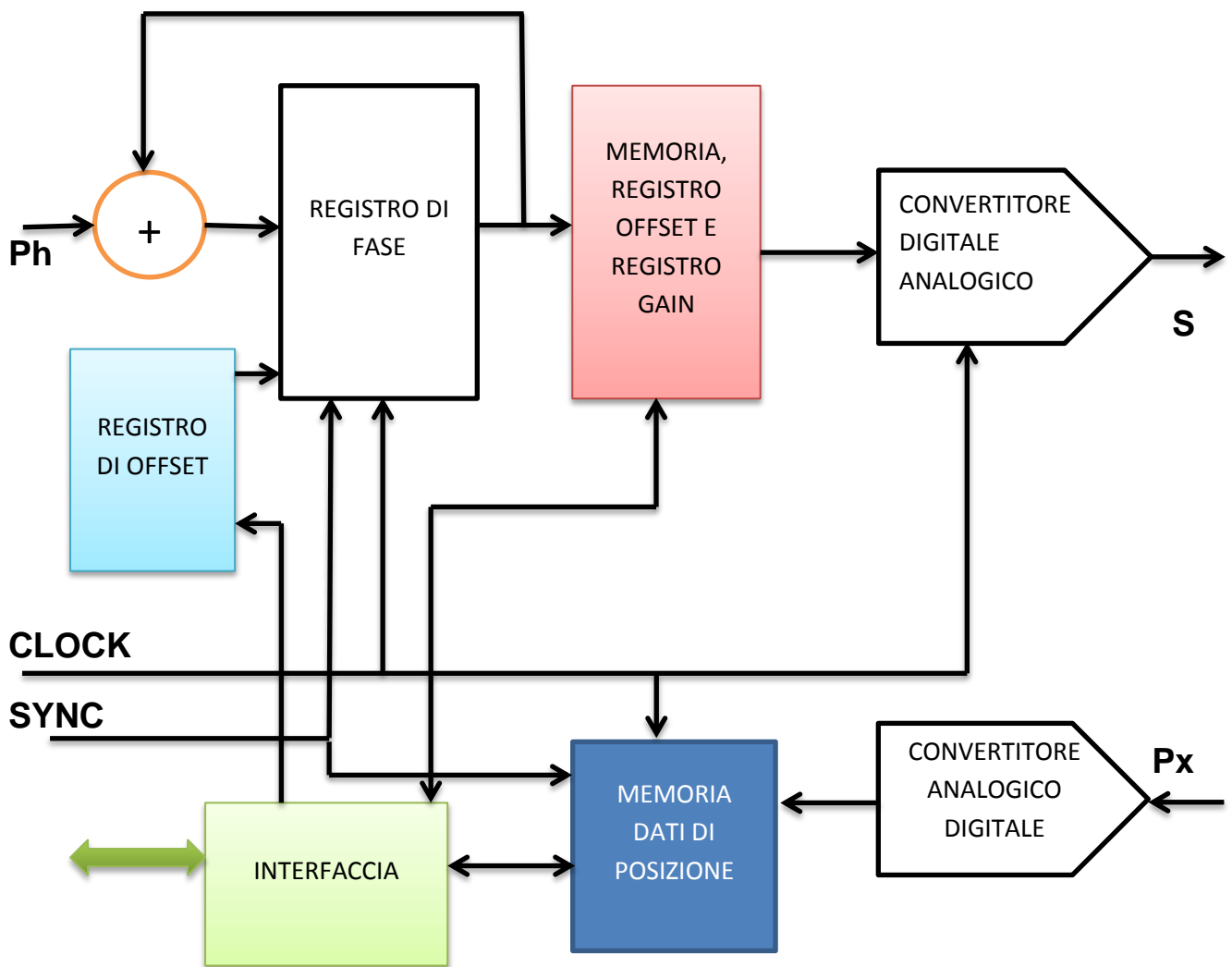
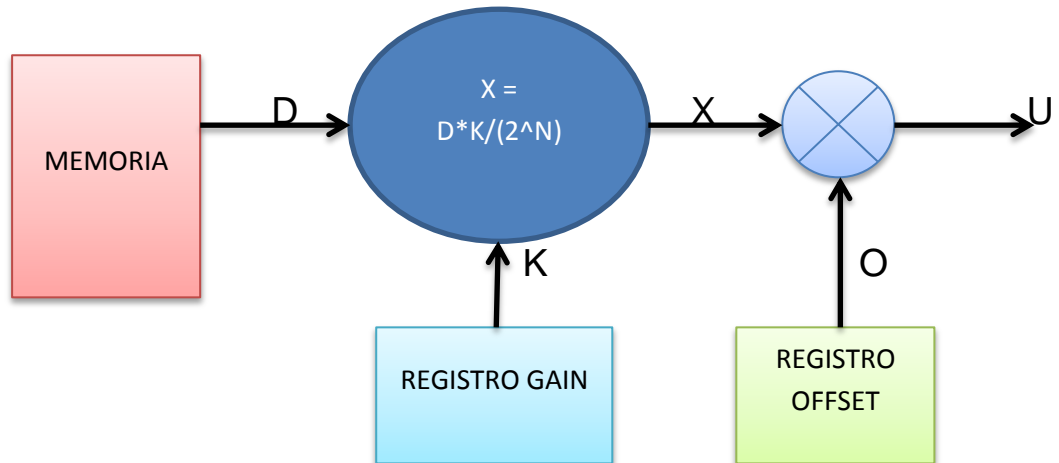


Fig.3: schema DDS ottimizzato per il modulatore.

La figura rappresenta lo schema funzionale del sistema per la sintesi digitale diretta di un segnale, a cui sono state aggiunte le funzioni pensate per l'integrazione con controlli di posizione piezoelettrici commerciali. Il sistema completo prevede ovviamente la duplicazione dello schema a blocchi, perché due sono i segnali di comando. Si tratta quindi di parti esattamente uguali tra loro, ad eccezione della interfaccia verso l'estero, che potrebbe essere unica e gestire lo scambio dati per entrambi. Nella parte alta dello schema troviamo gli elementi che compongono il generatore DDS: l'accumulatore, il registro di fase e la memoria (incluso un registro di offset e un registro di gain) permettono di generare una sequenza di dati numerici periodica, con incremento di fase **Ph** cadenzato da un segnale di **CLOCK**. il

blocco memoria contiene al suo interno una memoria di look-up-table, nella quale risiedono i dati numerici **D** per generare il segnale alla massima ampiezza, poi c'è un registro GAIN che contiene un dato **K** per attenuare il segnale numerico e un registro di OFFSET con un dato **O** che si somma al valore calcolato.



Il risultato numerico “**U**” è ottenuto moltiplicando i campioni del segnale per una costante (inferiore all’unità) e sommando un valore di spostamento. In pratica, nella combinazione dei due canali, il registro GAIN determina il raggio del cerchio, mentre il registro OFFSET determina la coordinata del suo centro. Il convertitore trasforma il dato numerico in un segnale analogico, un filtro passa basso (non illustrato nello schema) rimuove i segnali spuri in alta frequenza, prima che il segnale arrivi all’uscita. Il registro di offset agisce creando uno sfasamento (positivo o negativo) programmabile per ogni segnale, in modo da compensare eventuali differenze di ritardo causate dai filtri e dai due attuatori di posizione. Il ramo in basso è formato da un convertitore analogico digitale che acquisisce il segnale dal sensore di posizione, scrive i dati acquisiti in una memoria dedicata, che può essere letta attraverso il circuito di interfaccia. La generazione del segnale di comando e l’acquisizione del segnale proveniente dal sensore di posizione viene effettuata con gli stessi riferimenti temporali usati per la sincronizzazione (SYNC) e per il campionamento (CLOCK), quindi ottimale per calcolare ampiezza e sfasamento della posizione rispetto al comando.

Inoltre, la lettura e la scrittura delle memorie così come lo scambio dati con l’interfaccia possono avvenire in ogni istante, senza limitazioni, perché queste operazioni non interferiscono con il resto della logica DDS.

il generatore di segnali DDS con queste funzionalità costituisce un sistema che, oltre a generare i segnali di comando, permette di ricavare facilmente la funzione di trasferimento dei controlli di posizione (in fase di calibrazione), e in generale può svolgere una funzione di supervisione e verifica attiva durante il funzionamento.

Analizzando il segnale acquisito sarà possibile capire se il controllo di posizione esegue linearmente il comando, in caso contrario può essere programmata una forma d'onda quasi sinusoidale (quindi arbitraria), tale da compensare eventuali distorsioni.

In conclusione, il sistema con queste caratteristiche genera un segnale di controllo accurato e sincronizzato con un riferimento temporale esterno, permette di modificare il segnale generato in modo da correggere eventuali distorsioni nel posizionamento di precisione, offre la possibilità di verificare, in tempo reale, se tutto il sistema di controllo di posizione funziona correttamente, e infine ma non meno importante, offre la possibilità in fase di calibrazione di ricavare la funzione di trasferimento del controller di posizione.

Questa non è l'unica implementazione possibile, è quella che richiede il minor numero di componenti, infatti, se si escludono i convertitori e i filtri in uscita, tutte le funzioni descritte possono essere implementate in un componente programmabile di tipo FPGA. Una possibile alternativa prevede che le operazioni di attenuazione e somma siano fatte all'esterno del componente programmabile, utilizzando amplificatori operazionali per eseguire la somma e convertitori tipo "multiplying DAC", per eseguire la funzione gain-attenuazione.